

Rec'd CT/PTO

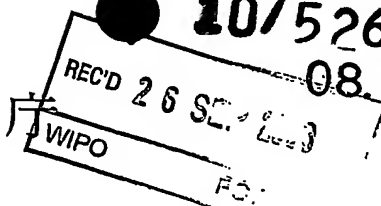
04 MAR 2005

PCT/JP03/11401

10/526724

08.09.03

日本国特許庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2002年 9月 9日

出願番号
Application Number: 特願2002-262837
[ST. 10/C]: [JP 2002-262837]

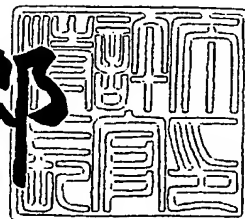
出願人
Applicant(s): 日本電気株式会社

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年 7月 8日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



BEST AVAILABLE COPY

出証番号 出証特2003-3053881

【書類名】 特許願
【整理番号】 33409932
【提出日】 平成14年 9月 9日
【あて先】 特許庁長官 殿
【国際特許分類】 H03D 7/14
【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 百々 秀彰

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100088328

【弁理士】

【氏名又は名称】 金田 暢之

【電話番号】 03-3585-1882

【選任した代理人】

【識別番号】 100106297

【弁理士】

【氏名又は名称】 伊藤 克博

【選任した代理人】

【識別番号】 100106138

【弁理士】

【氏名又は名称】 石橋 政幸

【手数料の表示】

【予納台帳番号】 089681

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9710078

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 プッシュプル増幅器及び周波数変換回路

【特許請求の範囲】

【請求項 1】 接地電位よりも高い所定電圧がコレクタから供給される第 1 のトランジスタと、

エミッタが接地され、コレクタが前記第 1 のトランジスタのエミッタに接続された第 2 のトランジスタと、

を有し、前記第 1 のトランジスタのベース及び第 2 のトランジスタのベースに入力される 2 つの信号の差信号を増幅し、前記第 1 のトランジスタのエミッタと前記第 2 のトランジスタのコレクタの接続点から出力するプッシュプル増幅器であって、

前記第 1 のトランジスタのコレクタに、電源電位よりも低い電圧を供給するための電圧降下回路を有するプッシュプル増幅器。

【請求項 2】 前記電圧降下回路は、

前記第 1 のトランジスタのコレクタと前記電源間に挿入された抵抗器である請求項 1 記載のプッシュプル増幅器。

【請求項 3】 前記電圧降下回路は、

アノードが前記電源に接続され、カソードが前記第 1 のトランジスタのコレクタに接続されたダイオードである請求項 1 記載のプッシュプル増幅器。

【請求項 4】 局部発振周波数信号を用いて入力信号の周波数を変換するミキサ回路と、

請求項 1 乃至 3 のいずれか 1 項記載のプッシュプル増幅器から構成される、前記ミキサ回路から出力された 2 つの信号が前記第 1 のトランジスタのベース及び第 2 のトランジスタのベースに入力される出力増幅器と、
を有する周波数変換回路。

【請求項 5】 前記ミキサ回路は、

ダブルバランス型である請求項 4 記載の周波数変換回路。

【請求項 6】 前記ミキサ回路は、

シングルバランス型である請求項 4 記載の周波数変換回路。

【請求項 7】 前記ミキサ回路は、
前記入力信号を、該入力信号よりも高い周波数に変換する請求項 4 乃至 6 のいずれか 1 項記載の周波数変換回路。

【請求項 8】 前記ミキサ回路は、
前記入力信号を、該入力信号よりも低い周波数に変換する請求項 4 乃至 6 のいずれか 1 項記載の周波数変換回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は無線通信システムで用いる周波数変換回路に関する。

【0002】

【従来の技術】

近年、携帯電話機、無線 LAN、Bluetooth、あるいは高速道路通信システム ITS 等のように、無線通信システムを用いた様々なサービスが急速に普及しつつある。このような各種無線通信システムで用いる移動端末装置では、高機能化と共に小型軽量化が進み、その RF 部には一層の低消費電力化が求められている。

【0003】

上述した無線通信システムにおいては、信号周波数を他の周波数に変換する周波数変換回路が重要なキーコンポーネントの一つとなる。周波数変換回路は、局部発振周波数信号（以下、LO 信号と称す）を用いて、送信系では比較的低い周波数である信号処理用の IF（Intermediate Frequency）信号を比較的高い周波数である送信用の RF（Radio Frequency）信号に変換する回路として使用され、受信系では RF 信号を IF 信号に変換する回路として使用される。その際、周波数変換回路には、送受信に不要な周波数成分を除去する目的で、出力側へ漏洩する LO 信号成分の低減が要求される。特に、送信系の周波数変換回路では、LO 信号と RF 信号の周波数が近いいため、送信出力へ漏洩する LO 信号成分の低減がより厳しく求められている。

【0004】

図8は周波数変換回路の一般的な構成を示すブロック図である。

【0005】

図8に示すように、周波数変換回路1は、LO信号(LO)を用いて入力信号(Pin)の周波数を変換するミキサ回路2と、ミキサ回路2の出力信号を増幅する出力増幅器3とを有する構成である。なお、以下では、ミキサ回路2の出力信号を周波数変換信号と称し、出力増幅器3の出力信号を周波数変換出力信号と称する。

【0006】

図8に示したミキサ回路2には、差動回路の対称性を利用することで出力側へのLO信号成分の漏洩を抑制できる、ギルバートセルと呼ばれるダブルバランス型のミキサ回路が広く使用されている(例えば、特許文献1、2参照)。

【0007】

図9は図8に示したミキサ回路として用いられるギルバートセルの構成を示す回路図である。

【0008】

図9に示すように、ギルバートセルは、入力信号(図9ではIF)を電圧-電流変換する差動構成の入力信号増幅部21と、2組の差動回路を備えたスイッチ部22とを有し、周波数変換信号として入力信号(IF)とLO信号(LO)とをミキシング(乗算)した結果を出力する構成である。ギルバートセルでは、2つの出力端子からそれぞれ同位相で、かつ同振幅のLO信号成分が出力されるため、それらの差信号を取り出すことでLO信号成分を相殺することができる。

【0009】

図10は図8に示した出力増幅器として差動増幅回路を用いた従来の周波数変換回路の構成を示す回路図である。

【0010】

図10に示す周波数変換回路は、ミキサ回路が上記ギルバートセルで構成され、出力増幅器が差動増幅回路で構成された例である。このような構成では、ミキサ回路から出力された2つの周波数変換信号が、差動増幅回路が備える2つのトランジスタQ21、Q22に入力され、トランジスタQ21からそれらの差信号

である周波数変換出力信号が出力される。

【0011】

ここで、差動増幅回路が備える2つのトランジスタQ21, Q22の入力インピーダンスが等しい場合、ミキサ回路の2つの出力端子に接続される負荷インピーダンスが等しいことになるため、ミキサ回路の2つの出力端子からは、同位相でかつ同振幅のLO信号成分がそれぞれ出力される。したがって、差動増幅回路で構成された出力増幅器によってLO信号成分が相殺され、周波数変換出力信号に漏洩するLO信号成分が低減される。このため差動増幅回路は周波数変換回路の出力増幅器として広く利用される。

【0012】

ところで、図8に示した周波数変換回路1の出力増幅器3には、図11に示すようなプッシュプル増幅器を用いることも可能である。

【0013】

図11に示すように、プッシュプル増幅器は、コレクタから所定電圧が供給される上段トランジスタ（第1のトランジスタ）Q31と、エミッタが接地された下段トランジスタ（第2のトランジスタ）Q32とを有し、上段トランジスタQ31のエミッタと下段トランジスタQ32のコレクタとが接続された構成である。なお、図11に示す従来のプッシュプル増幅器では、上段トランジスタQ31のコレクタが電源Vccに直結されている。このような構成では、上段トランジスタQ31がエミッタフォロワとして動作し、下段トランジスタQ32がエミッタ接地増幅器として動作する。

【0014】

図12は図11に示したプッシュプル増幅器を出力増幅器として使用した従来の周波数変換回路の構成を示す回路図である。

【0015】

図12に示す周波数変換回路は、ミキサ回路が上記ギルバートセルで構成され、出力増幅器が図11に示したプッシュプル増幅器で構成された例である。図12に示すプッシュプル増幅器の上段トランジスタQ31のベース及び下段トランジスタQ32のベースには、各々のトランジスタを所定の動作点で動作させるた

めに、第1のバイアス回路31及び第2のバイアス回路32から所定のバイアス電圧が供給される。また、ミキサ回路から出力される2つの周波数変換信号はそれぞれキャパシタC4、C5を介して上段トランジスタQ31のベース及び下段トランジスタQ32のベースに入力される。

【0016】

このような構成では、ミキサ回路から出力される2つの周波数変換信号がプッシュプル増幅器の上段トランジスタQ31及び下段トランジスタQ32に入力され、それらの差信号が増幅されて上記上段トランジスタQ31と下段トランジスタQ32の接続ノードから周波数変換出力信号として出力される。

【0017】

なお、図9～図12は、ミキサ回路の入力信号増幅部に入力信号としてIF信号（IF）が入力され、スイッチ部にLO信号（LO）が入力され、周波数変換信号または周波数変換出力信号としてRF信号（RF）が出力される構成例を示している。周波数変換回路からIF信号を取り出す場合は、例えば、入力信号増幅部にRF信号を入力し、スイッチ部にLO信号を入力すればよい。

【0018】

【特許文献1】

特開平11-74733号公報

【特許文献2】

特開2002-124834号公報

【0019】

【発明が解決しようとする課題】

上述したように、従来の周波数変換回路では、出力増幅器として図10に示した差動増幅回路が広く使用されている。しかしながら、差動増幅回路で所望の利得を得るためには、ミキサ回路と同程度か、あるいはそれ以上の消費電流が必要となるため、低消費電力化の実現が困難であるという問題がある。

【0020】

一方、プッシュプル増幅器を周波数変換回路の出力増幅器として使用すると、上段トランジスタの入力インピーダンスと下段トランジスタの入力インピーダン

スとが異なるという問題がある。

【0021】

以下、プッシュプル増幅器の入力インピーダンスについて図13を用いて説明する。図13は図11に示したプッシュプル増幅器の上段トランジスタの等価回路図である。

【0022】

図13に示す r_b は上段トランジスタのベース抵抗であり、 I_b はベース電流である。また、 r_π は上段トランジスタのエミッタ抵抗であり、 C_π はエミッタ容量、 g_m は相互コンダクタンス、 β は電流増幅率である。

【0023】

ここで、上段トランジスタの負荷インピーダンスとなる下段トランジスタのインピーダンスを Z_L とすると、入力電圧 V_i 及び上段トランジスタのエミッタインピーダンス Z_E は以下の式(1)、(2)で表すことができる。

【0024】

【数1】

$$V_i = r_b \times I_b + Z_E \times I_b + Z_L \times (I_b + g_m \times Z_E \times I_b) \quad \dots\dots(1)$$

$$Z_E = \frac{r_\pi (1 - j\omega r_\pi C_\pi)}{1 + \omega^2 r_\pi^2 C_\pi^2} \quad \dots\dots(2)$$

したがって、上段トランジスタの入力インピーダンス Z_{i1} は以下の式(3)のようになる。

【0025】

【数2】

$$Z_{i1} = \frac{V_i}{I_b} = r_b + Z_E + Z_L \times \left(1 + Z_E \times \frac{\beta}{r_\pi} \right) \quad \dots\dots(3)$$

また、下段トランジスタの入力インピーダンス Z_{i2} は、エミッタ接地であるため、以下の式(4)で表すことができる。

【0026】

【数3】

$$Z_{i2} = r_b + Z_E \quad \dots\dots(4)$$

式(3)と式(4)とを比較すると、上段トランジスタの入力インピーダンス Z_{i1} は、下段トランジスタの入力インピーダンス Z_{i2} よりも式(3)の左辺第3項分だけ大きいことが分かる。

【0027】

このため、図11に示したプッシュプル増幅器を周波数変換回路の出力増幅器として使用すると、ミキサ回路の出力側から見た負荷インピーダンスがアンバランスとなり、ミキサ回路の2つの出力端子から出力されるLO信号成分の位相及び振幅が一致しなくなるため、出力増幅器から大きなLO信号成分が出力されてしまう。

【0028】

プッシュプル増幅器は、差動増幅回路よりも消費電流が少なく、かつ高利得が得られるという特徴を有するが、上記入力インピーダンスがアンバランスであることから、周波数変換回路の出力増幅器として使用し難く、差動増幅回路ほど使用されていない。

【0029】

本発明は上記したような従来の技術が有する問題点を解決するためになされたものであり、出力信号へ漏洩するLO信号成分を増大させることなく、消費電流が少なく、かつ高利得な出力増幅器を有する周波数変換回路を提供することを目的とする。

【0030】

【課題を解決するための手段】

上記目的を達成するため本発明のプッシュプル増幅器は、接地電位よりも高い所定電圧がコレクタから供給される第1のトランジスタと、

エミッタが接地され、コレクタが前記第1のトランジスタのエミッタに接続された第2のトランジスタと、

を有し、前記第1のトランジスタのベース及び第2のトランジスタのベースに入力される2つの信号の差信号を増幅し、前記第1のトランジスタのエミッタと前記第2のトランジスタのコレクタの接続点から出力するプッシュプル増幅器であって、

前記第1のトランジスタのコレクタに、電源電位よりも低い電圧を供給するための電圧降下回路を有する構成である。

【0031】

このとき、前記電圧降下回路は、

前記第1のトランジスタのコレクタと前記電源間に挿入された抵抗器であってもよく、

アノードが前記電源に接続され、カソードが前記第1のトランジスタのコレクタに接続されたダイオードであってもよい。

【0032】

一方、本発明の周波数変換回路は、局部発振周波数信号を用いて入力信号の周波数を変換するミキサ回路と、

上記いずれかに記載のプッシュプル増幅器から構成される、前記ミキサ回路から出力された2つの信号が前記第1のトランジスタのベース及び第2のトランジスタのベースに入力される出力増幅器と、

を有する構成である。

【0033】

このとき、前記ミキサ回路は、

ダブルバランス型であってもよく、シングルバランス型であってもよい。

【0034】

また、前記ミキサ回路は、

前記入力信号を、該入力信号よりも高い周波数に変換する回路であってもよく、

前記入力信号を、該入力信号よりも低い周波数に変換する回路であってもよい。

【0035】

上記のように構成されたプッシュプル増幅器では、電圧降下回路により第1のトランジスタのコレクタに電源電位よりも低い電圧を供給することで、第1のトランジスタの電流増幅率 β が減少し、上述した式(3)の第3項の値が減少するため、第1のトランジスタの入力インピーダンスが第2のトランジスタの入力インピーダンスに近づく。

【0036】

【発明の実施の形態】

次に本発明について図面を参照して説明する。

【0037】

本発明の周波数変換回路は、出力増幅器として、消費電流が少なく、高利得が得られるプッシュプル増幅器を使用する構成であり、本発明のプッシュプル増幅器は、上段トランジスタのコレクタ電位を電源電位よりも低くするための電圧降下回路を有する構成である。電圧降下回路としては、例えば、図1に示すように上段トランジスタQ1のコレクタと電源Vcc間に抵抗器Riを挿入した構成を用いている。

【0038】

このプッシュプル増幅器を、図2に示すように周波数変換回路の出力増幅器として使用することにより、ミキサ回路の出力側から見た負荷インピーダンスのアンバランスが改善され、周波数変換回路の周波数変換出力信号に漏洩するLO信号成分の増大が抑制される。

【0039】

ここで、プッシュプル増幅器の上段トランジスタのコレクタ電位を電源電位よりも低くすることで、上段トランジスタ及び下段トランジスタの入力インピーダンスのアンバランスが改善される理由を説明する。

【0040】

図1に示すように、プッシュプル増幅器の上段トランジスタQ1のコレクタと電源Vcc間に電圧降下回路4として抵抗器Riを挿入し、上段トランジスタQ1のコレクタ電位を低下させると、上段トランジスタQ1のベース・コレクタ間電圧が低下する。上段トランジスタQ1のベース・コレクタ間にはpn接合に対

して逆方向電圧が印加されているため、ベース・コレクタ間電圧の低下によりその空乏層幅が減少し、ベース・コレクタ間の寄生容量 C_{bc} が増大する。

【0041】

ベース電流は、ベース・エミッタ間に流れる電流とベース・コレクタ間に流れる電流とを加算した電流に等しくなるが、上記ベース・コレクタ間の寄生容量 C_{bc} の増大により、図13の点線で示したパス(C_{bc})のインピーダンスが小さくなると、ベース・コレクタ間に流れる電流が増加する。このとき、ベース・エミッタ間電圧は変化しないため、ベース・コレクタ間に流れる電流が増加した分だけベース電流が増大する。

【0042】

したがって、上段トランジスタQ1の電流増幅率 β が減少し、上述した式(3)の第3項の値が減少するため、上段トランジスタQ1の入力インピーダンス Z_{i1} が下段トランジスタQ2の入力インピーダンス Z_{i2} に近づくことになる。その結果、上段トランジスタQ1と下段トランジスタQ2の入力インピーダンスのアンバランスが改善される。

【0043】

なお、プッシュプル増幅器の上段トランジスタQ1のコレクタ電位を電源電位より低下させても、エミッタフォロウのコレクタ電位を低下させたことに過ぎないため、プッシュプル増幅器としての利得、線形性、及び雑音特性などが劣化することはない。よって、上述したプッシュプル増幅器の特徴を生かすことが可能となり、図2に示した構成は、周波数変換出力信号へのLO信号成分の漏洩を増大させることなく、消費電流が少なく、かつ高利得が得られる周波数変換回路を実現できる。特に、図1及び図2に示すように、電圧降下回路4として上段トランジスタQ1のコレクタと電源 V_{cc} 間に抵抗器 R_i を挿入した構成では、回路構成が簡単であるため周波数変換回路の回路規模を増大させることがない。

【0044】

また、上段トランジスタQ1のコレクタと電源間に挿入する抵抗器 R_i として可変抵抗器を用いれば、周波数変換出力信号に漏洩するLO信号成分量を可変抵抗器により調整することが可能となる。

【0045】

次に、本発明の周波数変換回路の具体的な構成について図面を用いて説明する。

【0046】

図3は本発明の周波数変換回路の一構成例を示す回路図である。なお、図3は、LO信号を用いてIF信号をRF信号にアップコンバージョンする、送信系で用いる周波数変換回路の構成例を示している。

【0047】

図3に示すように、本発明の周波数変換回路は、ギルバートセルで構成されたミキサ回路5と、図1に示したプッシュプル増幅器で構成された出力増幅器6とを有する構成である。

【0048】

プッシュプル増幅器の上段トランジスタQ1のベース及び下段トランジスタQ2のベースには、各々のトランジスタを所定の動作点で動作させるために、第1のバイアス回路61及び第2のバイアス回路62から所定のバイアス電圧が供給されている。また、ミキサ回路5から出力される2つの周波数変換信号はそれぞれキャパシタC1、C2を介して上段トランジスタQ1のベース及び下段トランジスタQ2のベースに入力される。第1のバイアス回路61は、例えば、上段トランジスタQ1のベースと電源Vcc間に挿入された抵抗器を有する構成である。

【0049】

図3に示したミキサ回路5は、入力信号(IF)が入力信号増幅部の一方の入力端子にのみ供給される構成であり、他方の入力端子はキャパシタC3を介して接地されている。また、入力信号増幅部の2つの入力端子には、それぞれに所定のバイアス電圧を供給するための第3のバイアス回路51が接続されている。LO信号はミキサ回路5のスイッチ部に入力される。

【0050】

図3に示したミキサ回路5は、LO信号を用いてIF信号である入力信号をRF信号に周波数変換する構成であり、ミキサ回路5から出力された2つの周波数

変換信号は、プッシュプル増幅器の上段トランジスタ Q_1 及び下段トランジスタ Q_2 に入力され、プッシュプル増幅器により差信号が増幅されて周波数変換出力信号として出力される。

【0051】

図4は、図3に示した周波数変換回路の、出力周波数が5GHzにおける抵抗器 R_i の抵抗値に対するLOリーク、利得、雑音、 P_{1dB} (1dB利得圧縮点) の変化を示すグラフである。図4の左縦軸は利得、雑音、 P_{1dB} を示し、右縦軸はLOリークを示している。なお、図4はプッシュプル増幅器の上段トランジスタ Q_1 のコレクタと電源 V_{cc} 間に挿入する抵抗器 R_i による電圧降下が0.2Vになるまでの特性を示している。

【0052】

図4に示すように、周波数変換出力信号へのLO信号成分の漏洩量 (LOリーク) は、抵抗器 R_i の増大とともに小さくなり、 $R_i = 45\Omega$ の時、抵抗器 R_i がないときと比べて13dBm程度改善されていることが分かる。一方、出力増幅器の利得、雑音、 P_{1dB} は、ほぼ不変であり、抵抗器 R_i を設けてもこれらのパラメータに大きな影響を与えないことが分かる。

【0053】

図3に示したプッシュプル増幅器の消費電流は約5mAであり、同様の利得が得られるように出力増幅器として差動増幅回路を用いた場合の消費電流は約12mAとなる。したがって、プッシュプル増幅器の消費電流は差動増幅回路に比べて半分以下であり、低消費電力化に有利であることが分かる。

【0054】

図5は、抵抗器に対する上段トランジスタの入力インピーダンス Z_{i1} と下段トランジスタの入力インピーダンス Z_{i2} の変化を示している。なお、図5は、図4と同様に抵抗器 R_i による電圧降下が0.2Vまでの特性を示している。

【0055】

図5に示すように、上段トランジスタの入力インピーダンス Z_{i1} は抵抗器 R_i の増大とともに減少し、下段トランジスタの入力インピーダンス Z_{i2} の値に接近していくことが分かる。これは、上述の説明と一致しており、抵抗器 R_i に

よる上段トランジスタQ1のコレクタ電位の低下により、プッシュプル増幅器の入力インピーダンスのアンバランスが解消されていく。

【0056】

なお、上記説明では、本発明のプッシュプル増幅器が備える電圧降下回路として、上段トランジスタQ1のコレクタと電源Vcc間に抵抗器Riを挿入する構成を例示したが、図6に示す出力増幅器7のように、電源Vccにアノードが接続され、上段トランジスタQ1のコレクタにカソードが接続されるダイオードDiを有する構成でもよい。

【0057】

また、上記説明では、本発明の周波数変換回路が有するミキサ回路として、ダブルバランス型のミキサ回路であるギルバートセルを用いる構成を例示したが、図7に示すようなシングルバランス型のミキサ回路8を使用してもよい。

【0058】

図7に示すシングルバランス型のミキサ回路8は、入力信号を電圧-電流変換する入力信号増幅部81と、差動回路であるスイッチ部82とを有し、周波数変換信号として入力信号とLO信号とをミキシング（乗算）した結果を出力する構成である。このような構成でも、2つの出力端子からそれぞれ同位相で、かつ同振幅のLO信号成分が出力されるため、それらの差信号を取り出すことでLO信号成分を相殺することができる。

【0059】

さらに、上記説明では、LO信号を用いてIF信号をRF信号にアップコンバージョンする周波数変換回路に本発明の出力増幅器を適用する構成を例示したが、LO信号を用いてRF信号からIF信号にダウンコンバージョンする周波数変換回路に適用してもよい。

【0060】

【発明の効果】

本発明は以上説明したように構成されているので、以下に記載する効果を奏する。

【0061】

本発明のプッシュプル増幅器では、電圧降下回路により第1のトランジスタのコレクタに電源電位よりも低い電圧を供給することで、第1のトランジスタの電流増幅率 β が減少し、上述した式(3)の第3項の値が減少するため、第1のトランジスタの入力インピーダンスが第2のトランジスタの入力インピーダンスに近づき、入力インピーダンスのアンバランスが改善される。

【0062】

したがって、このようなプッシュプル増幅器を出力増幅器として用いた本発明の周波数変換回路では、ミキサ回路の負荷インピーダンスのアンバランスが改善されるため、周波数変換回路の周波数変換出力信号に漏洩する局部発振周波数信号成分の増大が抑制される。

【0063】

よって、周波数変換出力信号への局部発振周波数信号成分の漏洩を増大させることなく、消費電流が少なく、かつ高利得が得られる出力増幅器を備えた周波数変換回路を実現できる。

【0064】

特に、電圧降下回路として、第1のトランジスタのコレクタと電源間に抵抗器を挿入した構成では、回路構成が簡単であるため周波数変換回路の回路規模を増大させることがない。

【図面の簡単な説明】

【図1】

本発明の出力増幅器の一構成例を示す回路図である。

【図2】

図1に示した出力増幅器を有する周波数変換回路の構成を示すブロック図である。

【図3】

本発明の周波数変換回路の一構成例を示す回路図である。

【図4】

図3に示した周波数変換回路の、抵抗器 R_i に対する、利得、雑音、 P_1 dB特性を示すグラフである。

【図 5】

図 3 に示した出力増幅器の、抵抗器 R_i に対する入力インピーダンス特性を示すグラフである。

【図 6】

本発明の周波数変換回路の他の構成例を示す回路図である。

【図 7】

本発明の周波数変換回路の他の構成例を示す回路図である。

【図 8】

周波数変換回路の一般的な構成を示すブロック図である。

【図 9】

図 8 に示したミキサ回路として用いられるギルバートセルの構成を示す回路図である。

【図 10】

図 8 に示した出力増幅器として差動増幅回路を用いた従来の周波数変換回路の構成を示す回路図である。

【図 11】

図 8 に示した出力増幅器として用いられるプッシュプル増幅器の構成を示す回路図である。

【図 12】

図 8 に示した出力増幅器としてプッシュプル増幅器を用いた従来の周波数変換回路の構成を示す回路図である。

【図 13】

図 11 に示したプッシュプル増幅器の上段トランジスタの等価回路図である。

【符号の説明】

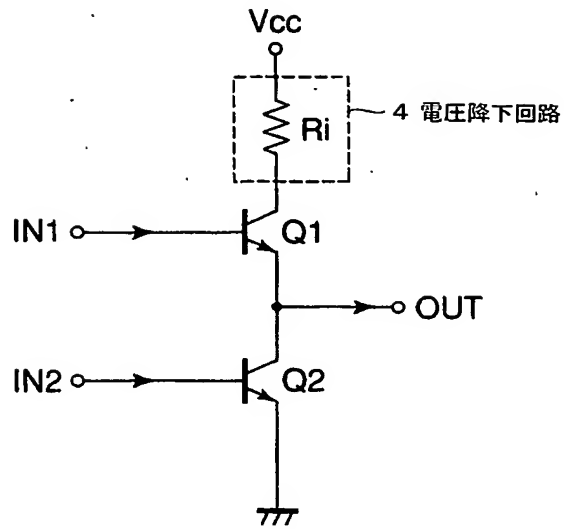
- 4 電圧降下回路
- 5、8 ミキサ回路
- 6、7 出力増幅器
- 51 第3のバイアス回路
- 61 第1のバイアス回路

6 2 第 2 のバイアス回路
8 1 入力信号増幅部
8 2 スイッチ部
C 1、C 2、C 3 キャパシタ
D i ダイオード
Q 1 上段トランジスタ
Q 2 下段トランジスタ
R i 抵抗器

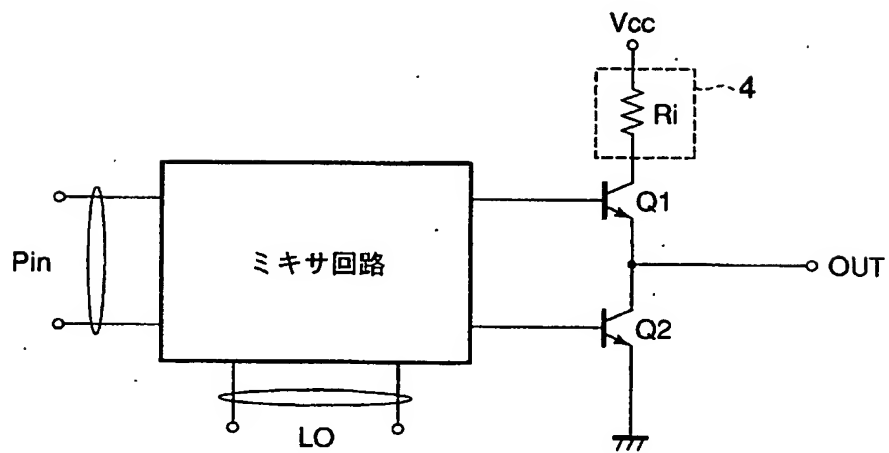
【書類名】

図面

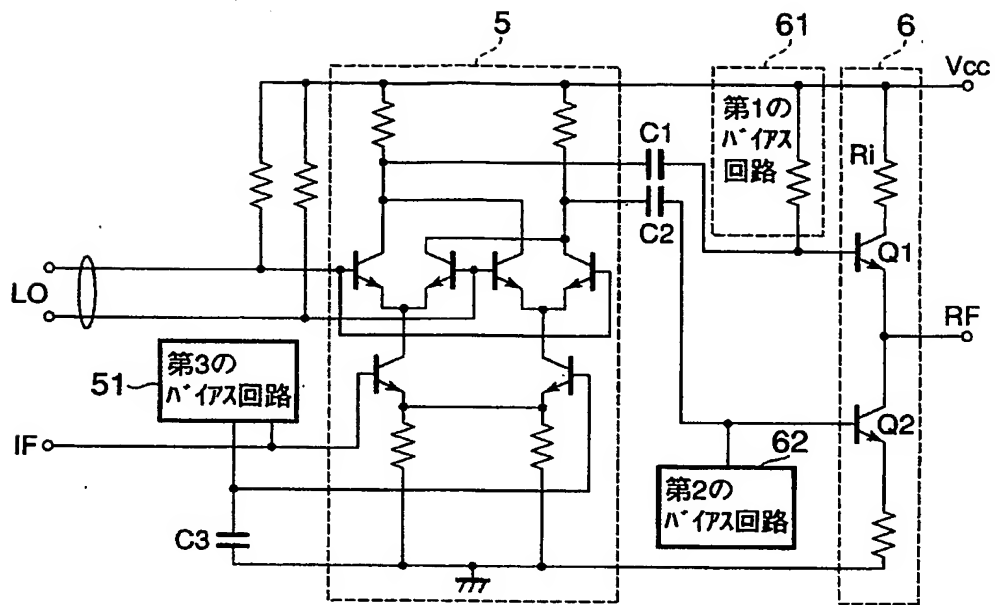
【図 1】



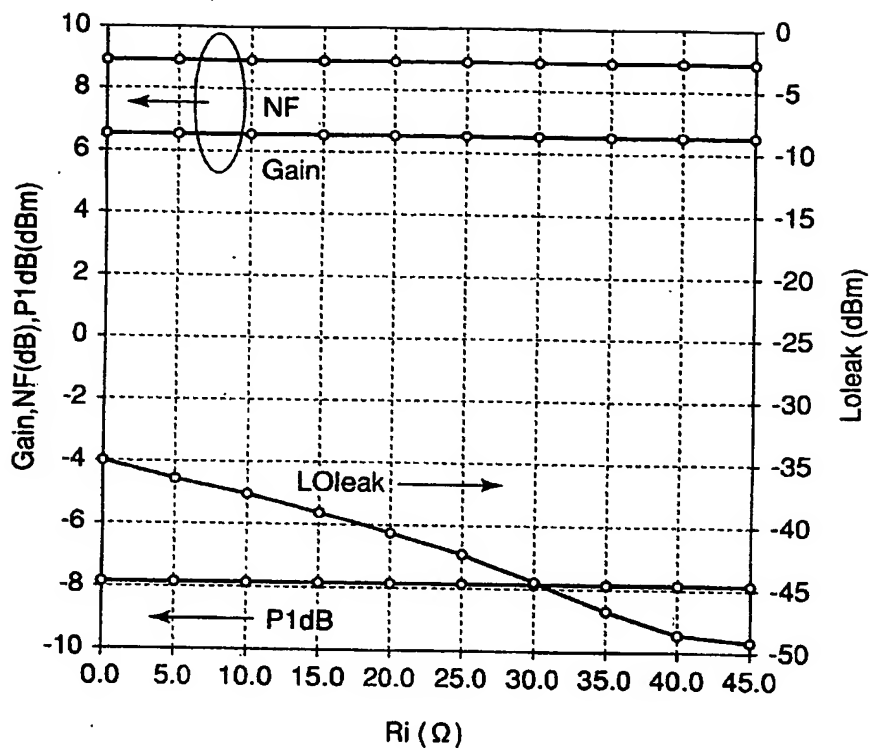
【図 2】



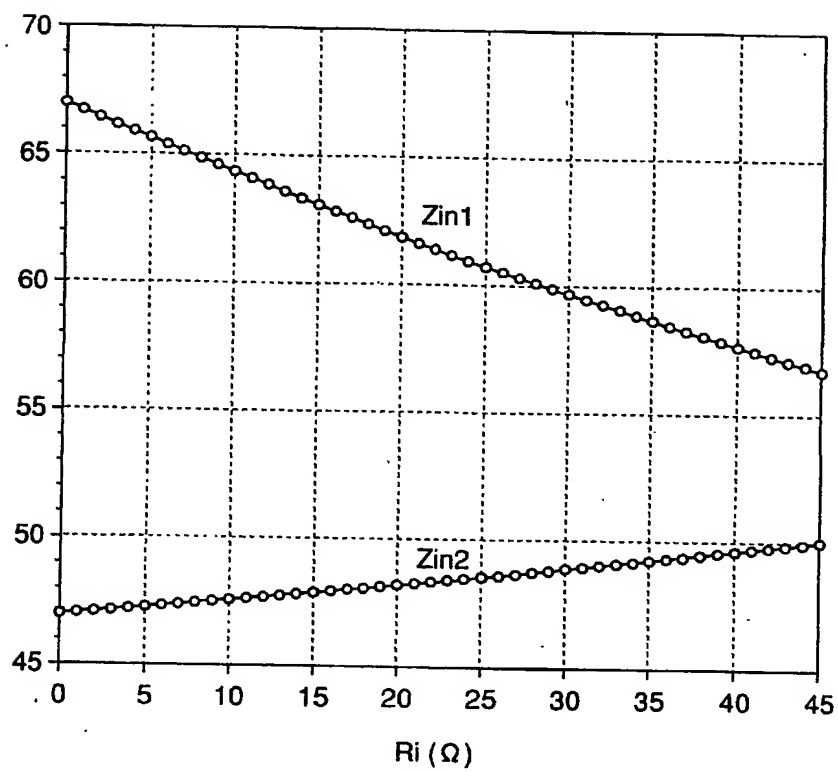
【図 3】



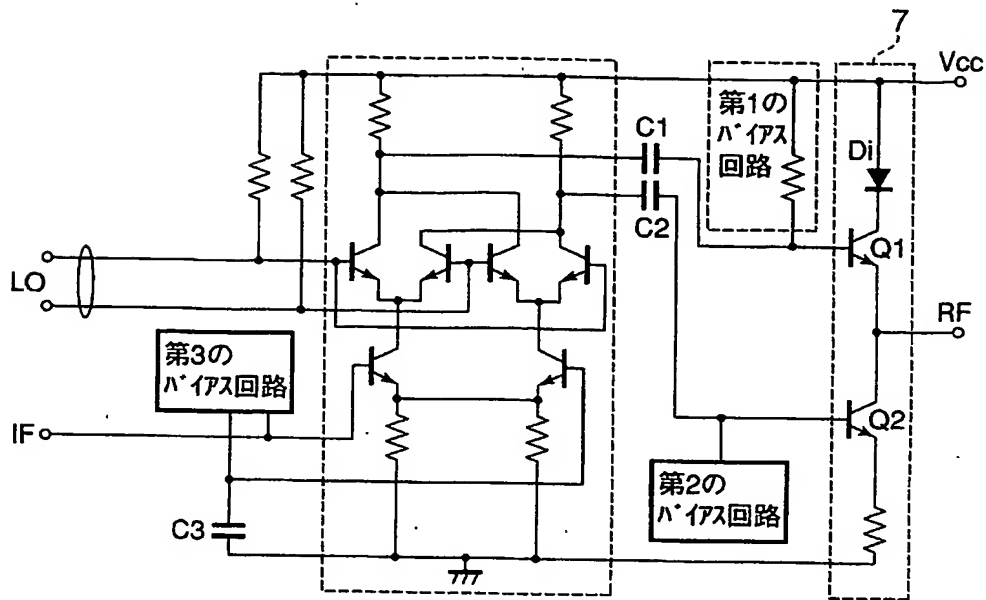
【図 4】



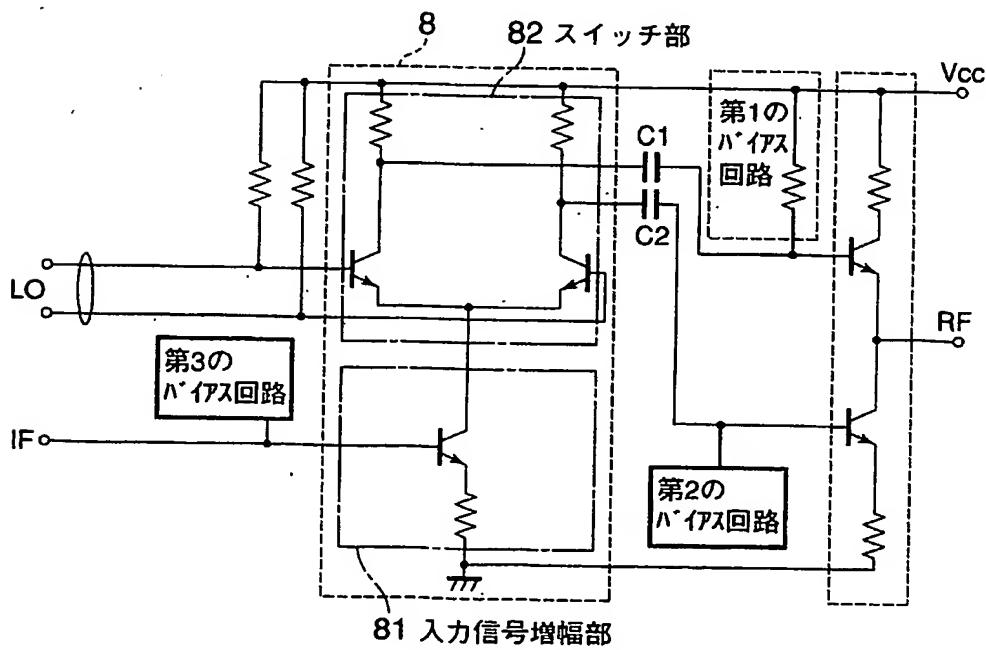
【図 5】



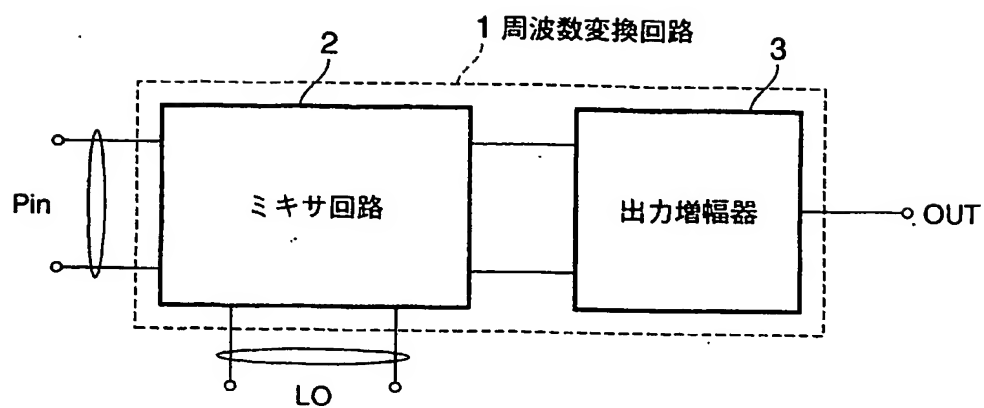
【図 6】



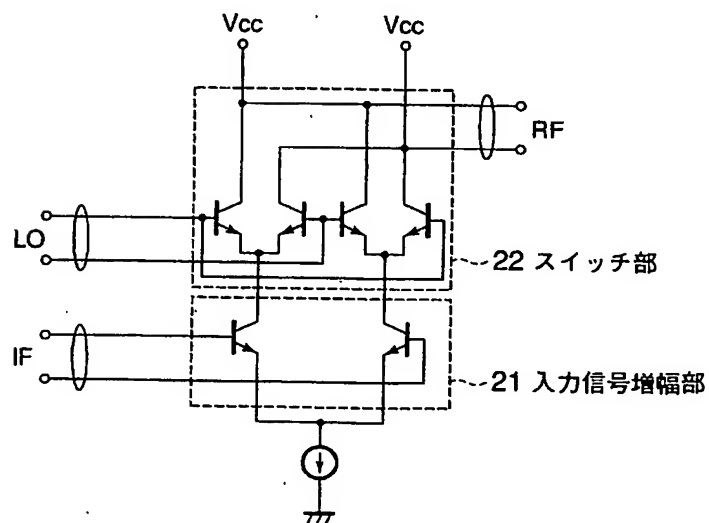
【図 7】



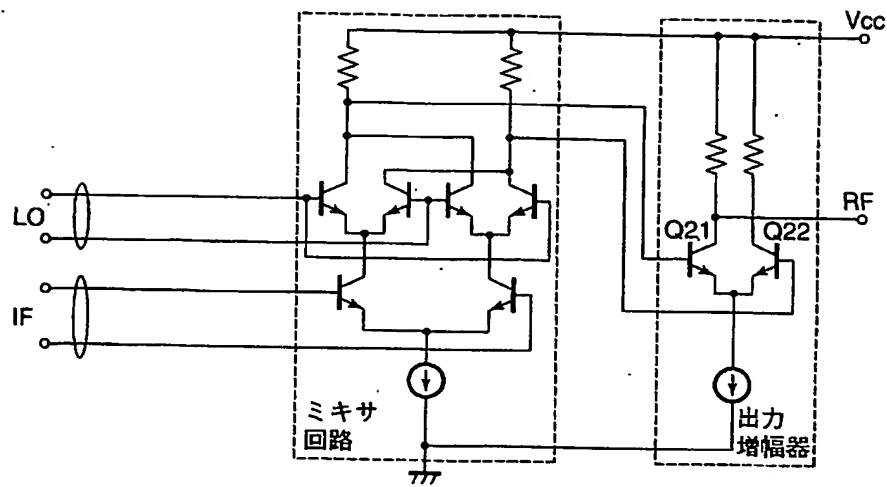
【図 8】



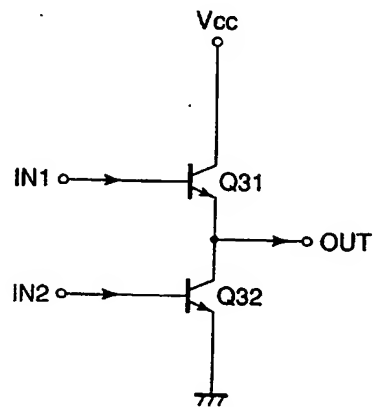
【図 9】



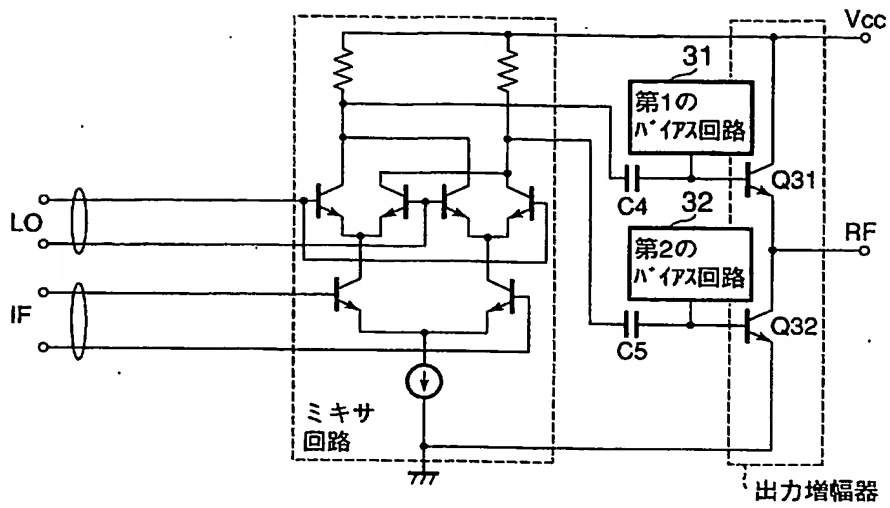
【図10】



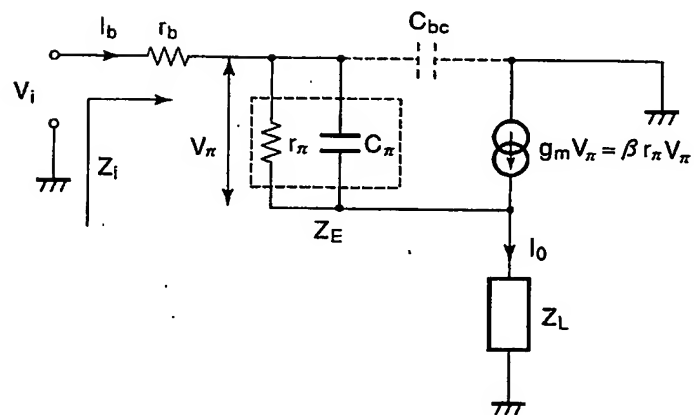
【図11】



【図 12】



【図 13】



【書類名】 要約書

【要約】

【課題】 出力信号へ漏洩する局部発振周波数信号成分を増大させることなく、消費電流が少なく、かつ高利得な出力増幅器を有する周波数変換回路を提供する。

【解決手段】 接地電位よりも高い所定電圧がコレクタから供給される第1のトランジスタと、エミッタが接地され、コレクタが第1のトランジスタのエミッタに接続された第2のトランジスタとを有し、第1のトランジスタのベース及び第2のトランジスタのベースに入力される2つの信号の差信号を増幅し、第1のトランジスタのエミッタと第2のトランジスタのコレクタの接続点から出力するプッシュプル増幅器であって、第1のトランジスタのコレクタに、電源電位よりも低い電圧を供給するための電圧降下回路を有する構成とする。また、このプッシュプル増幅器を周波数変換回路の出力増幅器として備える構成とする。

【選択図】 図2

特願2002-262837

出願人履歴情報

識別番号

[000004237]

1. 変更年月日

1990年 8月29日

[変更理由]

新規登録

住所

東京都港区芝五丁目7番1号

氏名

日本電気株式会社